

## 1. Timer TMRO

C'est un compteur 8 bits ayant les caractéristiques suivantes :

☑ Il est incrémenté en permanence soit par l'horloge interne (mode timer) soit par une horloge externe appliquée à la broche RA<sub>4</sub> du port PORTA (mode compteur).

Le choix de l'horloge se fait à l'aide du bit **TOCS** du registre **OPTION** et la sélection du front actif de l'horloge externe s'effectue par le bit **TOSE** du même registre :

**Registre OPTION** ⇒

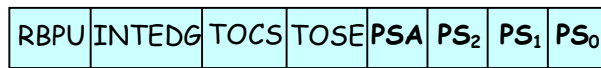


➤ TOCS=0 ⇒ TMRO utilise l'horloge interne et TOCS=1 ⇒ TMRO utilise l'horloge externe (broche RA<sub>4</sub>).

➤ TOSE=0 ⇒ front montant et TOSE=1 ⇒ front descendant.

☑ Quelque soit l'horloge choisie, on peut la passer dans un prédiviseur de fréquence programmable dont le rapport est fixé par les bits **PS<sub>0</sub>**, **PS<sub>1</sub>** et **PS<sub>2</sub>** du registre **OPTION** (voir tableau de la figure 1a). L'affectation ou non du prédiviseur se fait à l'aide du bit **PSA** du même registre.

**Registre OPTION** ⇒



➤ PSA=0 ⇒ le prédiviseur est affecté au timer TMRO

➤ PSA=1 ⇒ le prédiviseur est affecté au timer WDT.

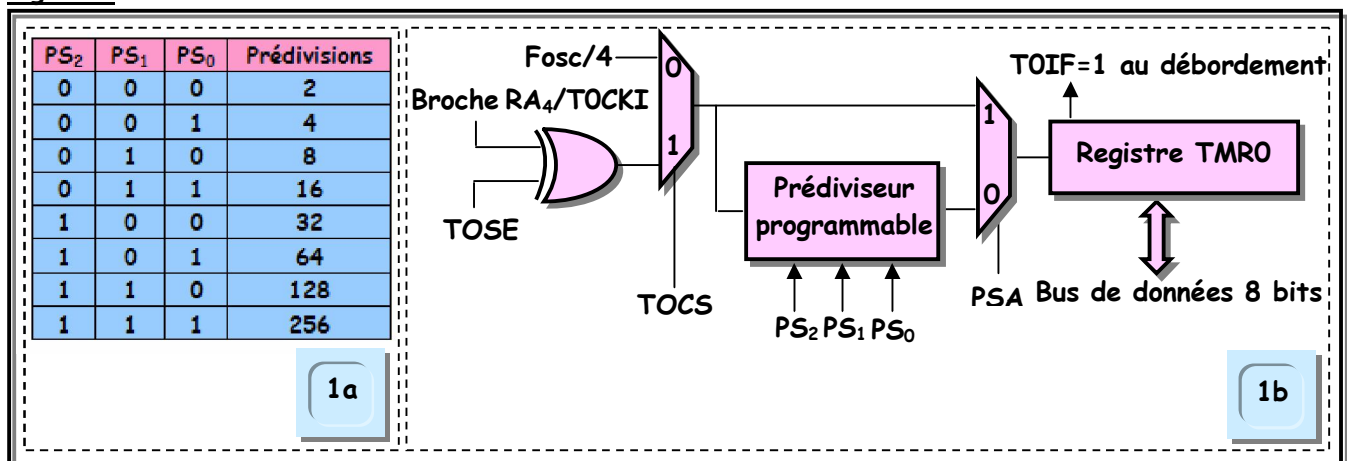
🔔 **Remarque** : Pour ne pas avoir une prédivision de l'horloge du timer TMRO il suffit d'affecter le prédiviseur au timer du chien de garde WDT.

☑ Au débordement de TMRO (FF → 00), le drapeau **TOIF** du registre **INTCON** est placé à 1. Ceci peut déclencher l'interruption **TOIE** si celle-ci est validée (voir plus tard).

☑ Le contenu du timer TMRO est accessible dans le fichier de registres aussi bien en lecture qu'en écriture.

La figure 1b explique le fonctionnement du registre TMRO.

Figure 1



**Exemple** : Supposons que le timer TMRO utilise l'horloge interne à base d'un quartz de 4 MHz, Calculons alors le temps de débordement du timer correspondant à une prédivision de 2 : En effet, le timer TMRO est un compteur de 8 bits qui compte 256 périodes d'horloge. Puisque la période d'horloge est multipliée par 2 alors le temps de débordement du timer est égal à  $256 \times 2 \times 1 \mu\text{s}$  soit  $512 \mu\text{s}$ .

Avec un prédiviseur de 256 on aura un temps de débordement égal à  $256 \times 256 \times 1 \mu\text{s}$  soit  $65536 \mu\text{s}$ .

Si ce temps est insuffisant on pourrait utiliser un compteur supplémentaire.

## 2. Watchdog Timer WDT

C'est un compteur 8 bits incrémenté en permanence (même si le  $\mu C$  est en mode sleep) par une horloge RC intégrée indépendante de l'horloge système. Lorsqu'il déborde, (WDT Time Out), deux situations sont possibles :

- ☑ Si le  $\mu C$  est en fonctionnement **normal**, le WDT Time Out provoque un **Reset**. Ceci permet d'éviter le blocage du  $\mu C$  en cas de plantage du programme comme par exemple une boucle sans fin, un Reset répété,...
- ☑ Si le  $\mu C$  est en mode **sleep**, le WDT Time Out provoque un **Wake-Up**, l'exécution du programme continue normalement là où elle s'est arrêtée avant de rentrer en mode sleep. Cette situation est souvent exploitée pour réaliser des temporisations.

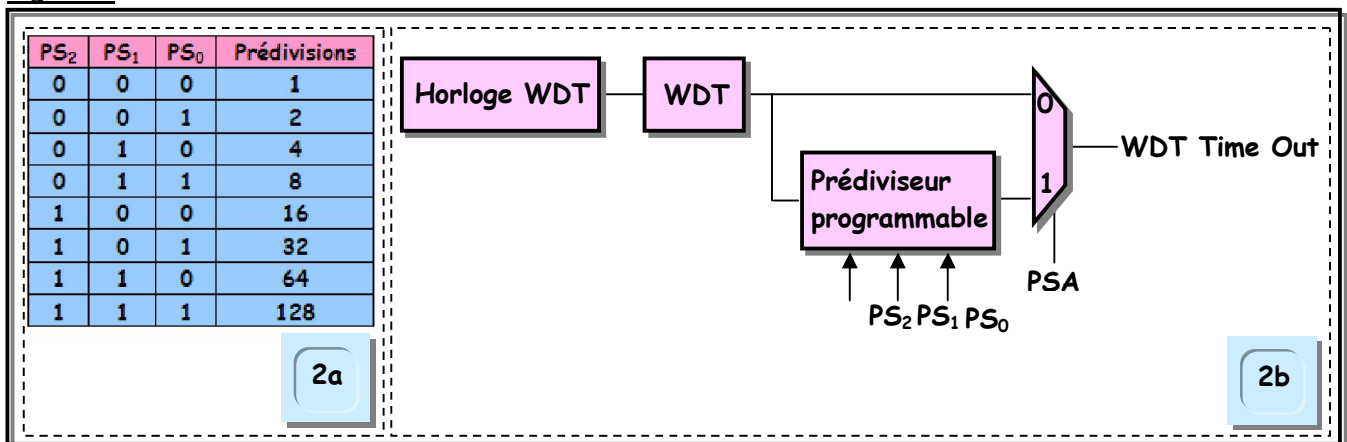
L'horloge du WDT est ajustée pour que Le Time Out arrive toutes les 18 ms. Il est cependant possible d'augmenter cette durée en faisant passer le signal Time Out dans un prédiviseur programmable partagé avec le timer TMRO (voir tableau de la figure 2a).

L'usage du WDT doit se faire avec précaution pour éviter la réinitialisation inattendue et répétée du programme. Pour éviter un WDT time Out lors de l'exécution d'un programme, on a deux possibilités :

- ☑ Inhiber le WDT de façon permanente en mettant à 0 le bit **WDTE** dans le registre de configuration.
- ☑ Remettre le WDT à 0 périodiquement dans le programme principal à l'aide de l'instruction **CLRWDT** pour éviter qu'il ne déborde. On ne doit pas, en particulier, logger cette instruction dans un sous programme d'interruption.

La figure 2b explique le fonctionnement du timer WDT.

Figure 2



**Exemple :** Le temps de débordement du timer WDT est estimé à 18 ms sans utiliser une prédivision. Cependant on pourrait prolonger ce temps en utilisant le prédiviseur. Avec une prédivision de 128 le débordement du timer WDT aura lieu tout les  $128 \times 18$  ms soit 2304 ms.

**Remarque :** Le constructeur du  $\mu C$  16F84 donne trois temps pour le débordement du timer WDT :

- ☑ Le temps nominal ou typique de 18 ms : c'est le temps de réaction normal que met en général le watchdog pour provoquer un Reset du  $\mu C$  en cas de plantage du programme.
- ☑ Le temps minimal de 7 ms : c'est le délais maximum dont on dispose entre deux instructions **CLRWDT** pour éviter un Reset non désiré du  $\mu C$ .
- ☑ Le temps maximum de 33 ms : c'est le temps de réaction du watchdog dans le cas le plus défavorable en fonction du composant et des conditions d'utilisation. MicroChip garantit que le Reset s'effectuera au maximum en 33 ms.