

Pour comprendre le principe, on va réaliser un comparateur simple permettant de comparer deux mots de 1 bit. La table de vérité d'un tel comparateur est donnée à la figure 17 :

Fig. 17 : Comparateur de 2 mots de 1 bit

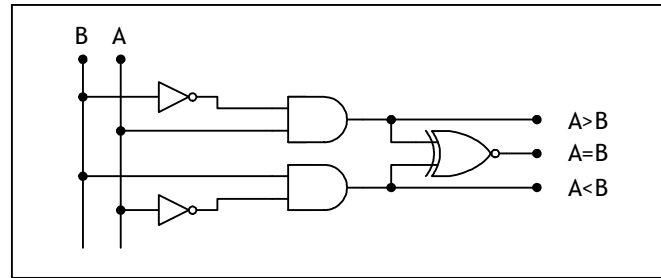
Comparateur			ENTREES		SORTIES		
			B	A	S1:A<B	S2:A=B	S3:A>B
→	A	A<B →	0	0	0	1	0
→	B	A=B →	0	1	0	0	1
		A>B →	1	0	1	0	0
			1	1	0	1	0

A partir de la table de vérité, on peut écrire les trois fonctions sous la forme suivante :

$$S1 = \overline{A}.B \quad S2 = A.\overline{B} \quad S3 = S1 \oplus S2$$

Le schéma d'implantation de ce comparateur 2 bits sera celui de la figure 18 :

Fig. 18 : Logigramme du comparateur de 2 mots de 1 bit



Comme exemple de comparateur binaire, on peut citer le circuit intégré 74LS85 dont le schéma de brochage et la table de vérité sont données à la figure 19 :

Fig. 19 : Comparateur 4 bits 74LS85

Function Table									
Comparing Inputs				Cascading Inputs			Outputs		
A3, B3	A2, B2	A1, B1	A0, B0	A > B	A < B	A = B	A > B	A < B	A = B
A3 > B3	X	X	X	X	X	X	H	L	L
A3 < B3	X	X	X	X	X	X	L	H	L
A3 = B3	A2 > B2	X	X	X	X	X	H	L	L
A3 = B3	A2 < B2	X	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 > B1	X	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 < B1	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 > B0	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	L	L	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	H	L	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 = B0	X	X	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	H	L	L	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	L	H	H	L